

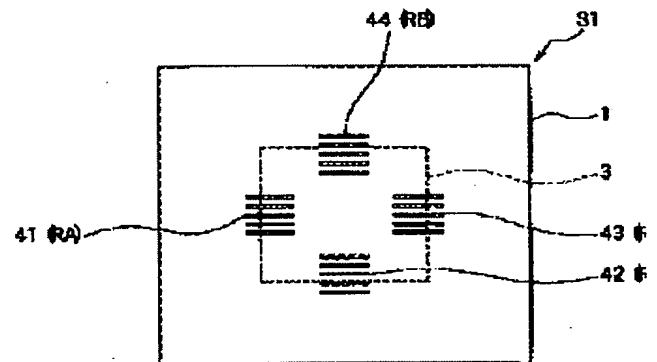
METHOD OF SETTING POSITION OF GAGE RESISTANCE OF SEMICONDUCTOR PRESSURE SENSOR

Patent number: JP2002039888
 Publication date: 2002-02-06
 Inventor: MURATA YUICHIRO; TOYODA INEO
 Applicant: DENSO CORP
 Classification:
 - international: G01L9/04; H01L29/84
 - european:
 Application number: JP20000225772 20000726
 Priority number(s):

Abstract of JP2002039888

PROBLEM TO BE SOLVED: To provide an efficient method of setting the positions of the gage resistances of a semiconductor pressure sensor, for reducing the pressure nonlinearity, NLP, of the sensor characteristic.

SOLUTION: The method of setting the positions of the plurality of gage resistances 41 to 44 in the semiconductor pressure sensor S1 having a diaphragm 3 formed on one side of a semiconductor substrate 1 for detecting pressure and the plurality of gage resistances 41 to 44 arranged on the diaphragm 3, with the resistance values of the resistances being varied by the effect of piezoelectric resistance. The method involves determining, through finite element analysis, the relationship between the position and rate of change of resistance value of each individual gage resistance, to set the positions of the plurality of gage resistances such that the gage resistances RA and RB differing the direction of variation in resistance values assume positions where the rates of change of their resistance values are approximately equal. During the finite element analysis, the positions of the plurality of gage resistances are set while allowing for the nonlinearity errors of the resistance values with respect to pressures.



THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-39888

(P2002-39888A)

(43) 公開日 平成14年2月6日 (2002.2.6)

(51) Int.Cl. ⁷	識別記号	F I	テームト* (参考)
G 0 1 L 9/04	1 0 1	G 0 1 L 9/04	1 0 1 2 F 0 5 5
H 0 1 L 29/84		H 0 1 L 29/84	B 4 M 1 1 2

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号 特願2000-225772 (P2000-225772)

(22) 出願日 平成12年7月26日 (2000.7.26)

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 村田 雄一郎

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(72) 発明者 豊田 裕男

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(74) 代理人 100100022

弁理士 伊藤 洋二 (外2名)

Fターム(参考) 2F055 AA40 BB20 CC02 DD04 EE14

FF12 GG16

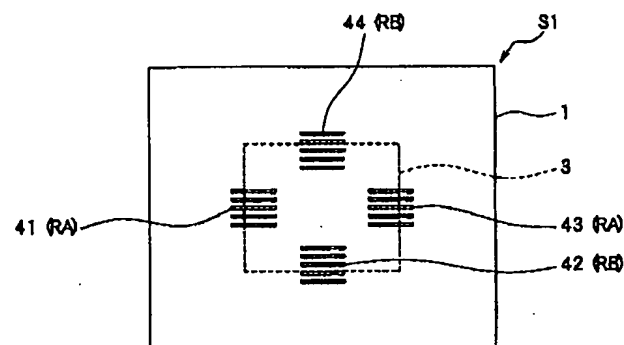
4M112 AA01 BA01 CA09 FA11

(54) 【発明の名称】 半導体圧力センサのゲージ抵抗の位置設定方法

(57) 【要約】

【課題】 センサ特性の圧力非直線性NL Pを小さくするための効率的な半導体圧力センサのゲージ抵抗の位置設定方法を提供する。

【解決手段】 半導体基板1の一面側に形成された圧力検出用のダイヤフラム3と、このダイヤフラム3上に配置されピエゾ抵抗効果により抵抗値が変化する複数のゲージ抵抗41～44とを備える半導体圧力センサS1において複数のゲージ抵抗41～44の位置を設定する方法であって、有限要素法解析によって、個々のゲージ抵抗における位置と抵抗値変化率との関係を求めることにより、抵抗値変化の方向が異なるゲージ抵抗RA、RB同士の抵抗値変化率がほぼ等しい位置となるように、複数のゲージ抵抗の位置を設定するものであり、有限要素法解析の際、圧力に対する抵抗値の非直線性誤差を加味して複数のゲージ抵抗の位置を設定する。



【特許請求の範囲】

【請求項1】 半導体基板（1）と、

この半導体基板（1）の一面側に形成された圧力検出用のダイヤフラム（3）と、

このダイヤフラム上に配置されピエゾ抵抗効果により抵抗値が変化する複数のゲージ抵抗（41～44）とを備え、

前記複数のゲージ抵抗は抵抗値変化の方向が異なるゲージ抵抗（RA、RB）を備えており、

前記複数のゲージ抵抗により構成されたブリッジ回路によって、前記ダイヤフラムの変形に応じた抵抗値変化を電気信号に変換するようにした半導体圧力センサにおける前記複数のゲージ抵抗の位置を設定する方法であって、

有限要素法解析によって、個々の前記ゲージ抵抗における位置と抵抗値変化率との関係を求めることにより、前記抵抗値変化の方向が異なるゲージ抵抗同士の抵抗値変化率がほぼ等しい位置となるように、前記複数のゲージ抵抗の位置を設定するものであり、

前記有限要素法解析の際、圧力に対する抵抗値の非直線性誤差を加味して前記複数のゲージ抵抗の位置を設定することを特徴とする半導体圧力センサのゲージ抵抗の位置設定方法。

【請求項2】 半導体基板（1）と、

この半導体基板（1）の一面側に形成された圧力検出用のダイヤフラム（3）と、

このダイヤフラム上に配置されピエゾ抵抗効果により抵抗値が変化する複数のゲージ抵抗（41～44）とを備え、

前記複数のゲージ抵抗により構成されたブリッジ回路によって、前記ダイヤフラムの変形に応じた抵抗値変化を電気信号に変換するようにした半導体圧力センサにおける前記複数のゲージ抵抗の位置を設定する方法であって、

有限要素法解析によって、個々の前記ゲージ抵抗における位置と抵抗値変化率 $\Delta R/R$ との関係を求める第1の工程と、

個々の前記ゲージ抵抗の抵抗値を位置を変えて実測することにより、抵抗値変化率 $\Delta R/R$ と圧力に対する抵抗値の非直線性誤差 NLR との関係を求める第2の工程と、

前記第1の工程で得られた関係における抵抗値変化率 $\Delta R/R$ を、前記第2の工程で得られた関係を用いて前記非直線性誤差 NLR に置き換えることにより、個々の前記ゲージ抵抗における位置と前記非直線性誤差 NLR との関係を求め、前記複数のゲージ抵抗同士の前記非直線性誤差 NLR が一致する位置に前記複数のゲージ抵抗の位置を設定する第3の工程と、を備えることを特徴とする半導体圧力センサのゲージ抵抗の位置設定方法。

【請求項3】 個々の前記ゲージ抵抗（41～44）

は、複数の本の直線が折り返し形状につながったパターンであり、前記有限要素法解析は、このゲージ抵抗のパターン形状に対応して行うことを特徴とする請求項1または2に記載の半導体圧力センサのゲージ抵抗の位置設定方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体基板の一面側に圧力検出用のダイヤフラムが形成され、このダイヤフラム上にピエゾ抵抗効果により抵抗値が変化する複数のゲージ抵抗がブリッジ回路を構成するように配置されてなる半導体圧力センサにおいて、複数のゲージ抵抗の位置を設定する方法に関する。

【0002】

【従来の技術】この種の半導体圧力センサは、一般に、シリコン基板等の半導体基板と、この半導体基板の一面側に形成された圧力検出用のダイヤフラムと、このダイヤフラム上に配置されピエゾ抵抗効果により抵抗値が変化する複数のゲージ抵抗とを備える。

【0003】そして、これら複数のゲージ抵抗は抵抗値変化の方向が異なるものを備えるとともに、ブリッジ回路を構成しており、ダイヤフラムに圧力が印加されたときに、このブリッジ回路によって、ダイヤフラムの変形に応じた抵抗値変化を電気信号に変換することにより、印加圧力が検出されるようになっている。

【0004】

【発明が解決しようとする課題】このような半導体圧力センサにおいては、図11に示す様なセンサ特性の圧力非直線性（non-linearity-pressure、以下NLPという）、即ち出力電圧 V と圧力 P との関係が非直線的な関係が存在する。ここで、このNLPの大きさは、フルスケール出力電圧幅を FS として、 $100 \cdot \Delta V / FS$ （%）で示される。

【0005】そのため、NLPを小さくするようなゲージ抵抗の配置が望まれるが、従来の半導体圧力センサにおいては、ダイヤフラム上への抵抗ゲージの位置設定は、試行錯誤的なものであり、効率的に位置設定を行う具体的な方法は無かった。

【0006】本発明は上記事情に鑑みてなされたものであり、NLPを小さくするための効率的な半導体圧力センサのゲージ抵抗の位置設定方法を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明は、ゲージ抵抗において圧力に対する抵抗値の変化が非直線的であり、この圧力に対する抵抗値の非直線性誤差が個々のゲージ抵抗で異なることから、上記NLPが発生することに着目し、各ゲージ抵抗間で上記非直線性誤差のバランスを調整すれば良いのではないかと考えに基づいてなされたものである。

【0008】請求項1の発明においては、有限要素法解析によって、個々のゲージ抵抗（41～44）における位置と抵抗値変化率との関係を求めることにより、抵抗値変化の方向が異なるゲージ抵抗（RA、RB）同士の抵抗値変化率がほぼ等しい位置となるように、複数のゲージ抵抗の位置を設定するものであり、有限要素法解析の際、圧力に対する抵抗値の非直線性誤差を加味して複数のゲージ抵抗の位置を設定することを特徴としている。

【0009】それによれば、有限要素法解析によって、個々のゲージ抵抗における位置と抵抗値変化率との関係を求める際に、圧力に対する抵抗値の非直線性誤差を加味することにより、個々のゲージ抵抗における位置と抵抗値変化率との関係において、圧力に対する抵抗値の非直線性誤差が考慮された関係を得ることができる。

【0010】そして、得られた関係から、抵抗値変化の方向が異なるゲージ抵抗同士の抵抗値変化率がほぼ等しくなるような位置を求めることで、NLPを精度良く小さくすることの可能な複数のゲージ抵抗の位置を設定することができる。従って、本発明によれば、NLPを小さくするための効率的な半導体圧力センサのゲージ抵抗の位置設定方法を提供することができる。

【0011】また、請求項2の発明においては、有限要素法解析によって、個々のゲージ抵抗（41～44）における位置と抵抗値変化率 $\Delta R/R$ との関係を求める第1の工程と、個々のゲージ抵抗の抵抗値を位置を変えて実測することにより、抵抗値変化率 $\Delta R/R$ と圧力に対する抵抗値の非直線性誤差NLRとの関係を求める第2の工程と、第1の工程で得られた関係における抵抗値変化率 $\Delta R/R$ を、第2の工程で得られた関係を用いて非直線性誤差NLRに置き換えることにより、個々のゲージ抵抗における位置と非直線性誤差NLRとの関係を求め、複数のゲージ抵抗同士の非直線性誤差NLRがほぼ一致する位置に複数のゲージ抵抗の位置を設定する第3の工程と、を備えることを特徴としている。

【0012】本発明によれば、個々のゲージ抵抗における位置と抵抗値変化率 $\Delta R/R$ との関係（これを第1の関係という）と、抵抗値変化率 $\Delta R/R$ と圧力に対する抵抗値の非直線性誤差NLRとの関係（これを第2の関係という）とをそれぞれ求め、第1の関係における抵抗値変化率 $\Delta R/R$ を、第2の関係を用いて非直線性誤差NLRに置き換えることにより、個々のゲージ抵抗における位置と非直線性誤差NLRとの関係（これを第3の関係という）が求められる。

【0013】そして、この第3の関係から、複数のゲージ抵抗同士の非直線性誤差NLRがほぼ一致するような位置を求めることで、上記NLPを精度良く小さくすることの可能な複数のゲージ抵抗の位置を設定することができる。従って、本発明によれば、NLPを小さくするための効率的な半導体圧力センサのゲージ抵抗の位置設

定方法を提供することができる。

【0014】また、請求項3の発明では、個々のゲージ抵抗（41～44）が、複数本の直線が折り返し形状につながったパターンである場合に、有限要素法解析を、このゲージ抵抗のパターン形状に対応して行うことを特徴とするもので、当該パターン形状に対応した有限要素法解析を行うことで、精度の良い解析が可能となる。

【0015】なお、上記各手段の括弧内の符号は、後述する実施形態に記載の具体的手段との対応関係を示す一例である。

【0016】

【発明の実施の形態】以下、本発明を図に示す実施形態について説明する。図1は、本発明の実施形態に係る半導体圧力センサS1の概略断面図であり、図2は、図1中の矢印A方向から見た概略平面図である。1は単結晶シリコン基板等よりなる半導体基板である。半導体基板1には、半導体基板1の一面から凹んだ凹部2が、エッチング等により形成されている。

【0017】この凹部2の形成に伴い薄肉部となった凹部2の底面側には、圧力検出用のダイヤフラム3が形成されている。このダイヤフラム3の表面（半導体基板1の他面）には、ピエゾ抵抗効果により抵抗値が変化する4個のゲージ抵抗41、42、43、44が拡散等の半導体プロセスにより形成されている。各ゲージ抵抗41～44は、それぞれ、平面矩形状のダイヤフラム3の各辺において辺を跨いでダイヤフラム3の内周側と外周側に位置するように配置されている。

【0018】図3は、個々のゲージ抵抗の平面形状を拡大して示す図であるが、各ゲージ抵抗41～44は、複数本の直線が折り返し形状につながった同一のパターンを形成している。このパターンにおいて、折り返し部4は直線部5に比べて配線幅が太くなっており、実質的には、複数本の直線部5の抵抗値の総和がゲージ抵抗41～44の抵抗値に相当するようになっている。

【0019】そして、ゲージ抵抗41及び43では、直線部5がダイヤフラム3の辺と直交し、ゲージ抵抗42及び44では、直線部5がダイヤフラム3の辺と平行となっている。そのため、ゲージ抵抗41及び43とゲージ抵抗42及び44とでは、圧力に対する抵抗値変化の方向が異なる。

【0020】ここで、各ゲージ抵抗41～44は、図4に示す配線状態で結線され、ホイートストンブリッジを構成しており、このブリッジ回路によって、圧力印加時におけるダイヤフラム3の歪みに基づく電気信号が発生し、印加された圧力の検出が可能となっている。また、図示しないが、半導体基板1には、各ゲージ抵抗41～44と接続され、上記ブリッジ回路と外部回路との信号のやり取りを行うための配線等が形成されている。

【0021】また、半導体基板1の一面には、ガラスやシリコン等よりなる台座6が凹部2を覆うように接合さ

れている。この台座6の接合により、台座6と凹部2とにより区画された圧力基準室7が形成される。この圧力基準室7内の圧力は、ダイヤフラム3の表面から受ける圧力を検出する上での基準圧力となっている。

【0022】かかる圧力センサS1において、圧力の検出は次のように行われる。図1に示す白抜き矢印方向にダイヤフラム3の表面からダイヤフラム3へ圧力が印加されると、ダイヤフラム3が歪み変形する。このとき、図4に示すホイートストンブリッジの入力端子IaとIbとの間に直流動電圧Vを与えた状態では、この変形が歪みゲージ抵抗41～44の抵抗値変化として現れ、出力端子PaとPbとの間から被検出圧力に応じたレベルの電圧Voutが出力され、圧力検出がなされる。

【0023】次に、上記圧力センサS1における各ゲージ抵抗41～44の位置を設定する方法について述べる。ここで、圧力に対する抵抗値変化の方向が同じであるゲージ抵抗41及び43をゲージ抵抗RAとし、このゲージ抵抗RAとは抵抗値変化の方向が異なるゲージ抵抗42及び44をゲージ抵抗RBとする。

【0024】まず、有限要素法解析(FEM解析)によって、個々のゲージ抵抗RA、RBにおける、位置(ゲージ位置)と、圧力に対する抵抗値変化率 $\Delta R/R$ との関係を求める(第1の工程)。ゲージ位置は、図5に示す様に定義した。即ち、ゲージ位置は、ダイヤフラム3の端部から、ゲージ抵抗RA、RBの最外側がはみ出した距離xと定義し、このゲージ位置xは、ゲージ抵抗の最外側がダイヤフラム3の外側にはみ出した時を+とし、ダイヤフラム3の内側に入っている時を-とする。

【0025】また、上記したような折り返し形状のパターンを有するゲージ抵抗RA、RBにおいて、精度良く解析を行うために、ゲージ抵抗のパターン形状に対応して有限要素法解析を行った。つまり、各ゲージ抵抗は、直線部5間の隙間も含めた全体の外形が平面矩形であるが、このような矩形として解析するのではなく、実際の形状に合わせて直線部5間の隙間に発生する応力はひきあわないものとして解析した。

【0026】また、圧力に対する抵抗値変化率 $\Delta R/R$ は、圧力センサにおける圧力測定範囲のフルスケールにて変化する抵抗値の幅 ΔR を、初期抵抗値Rで割った値(絶対値)とした。具体的には、下記数式1に示す様な、ピエゾ抵抗係数を $\pi 44$ 、ある圧力でゲージ抵抗に発生する応力を σ とした場合の抵抗値変化率 $\Delta R/R$ を示す関係式を用いて、 $\Delta R/R$ を求めることができる。

【0027】

$$[\text{数}1] \Delta R/R = 0.5 \cdot \pi 44 \cdot \sigma$$

そして、個々のゲージ抵抗RA、RBについて、ゲージ位置xを変えていったときの抵抗値変化率 $\Delta R/R$ を求め、図6に示す様に、ゲージ抵抗RA(黒菱形マーク)及びゲージ抵抗RB(黒四角マーク)について、ゲージ位置x(μm)と抵抗値変化率 $\Delta R/R$ (絶対値)との

関係(以下、 $x - \Delta R/R$ 関係という)を得た。

【0028】この図6に示す $x - \Delta R/R$ 関係から、抵抗値変化の方向が異なるゲージ抵抗RAとRB同士の抵抗値変化率 $\Delta R/R$ がほぼ等しい位置となるように、各ゲージ抵抗RA、RBのゲージ位置xを設定した場合、センサ特性の圧力非直線性(NLP)は、十分に小さくならない。これは、上記 $x - \Delta R/R$ 関係では、後述する圧力に対する抵抗値の非直線性誤差が考慮されていないためである。

【0029】そこで、次に、抵抗値変化率 $\Delta R/R$ と圧力に対する抵抗値の非直線性誤差NLRとの関係(以下、 $\Delta R/R - \text{NLR}$ 関係という)を求める工程(第2の工程)を行う。本実施形態では、個々のゲージ抵抗RA、RBの抵抗値をゲージ位置xを変えて実測することにより、 $\Delta R/R - \text{NLR}$ 関係を求める。

【0030】個々のゲージ抵抗RA、RBの抵抗値は、図7に示す様な測定用サンプル(TEG)を用いて行った。このTEG(Test Element Group)は、ダイヤフラム3が形成された半導体基板1におけるゲージ抵抗を配置する領域(図7中の破線で囲んだ領域)Tに、測定用のゲージ抵抗を形成し、半導体基板1上におけるダイヤフラム3の外周囲に、抵抗値測定用の配線T0等を形成したものである。

【0031】図7では、斜線ハッチングにて示す2本の直線部5が形成され、その周囲に点々ハッチングにて示す測定用の配線T0が形成され、各配線T0に対応してパッドT1～T7が形成されている。配線T0は、例えばゲージ抵抗と同様に、拡散やイオン注入により形成される。

【0032】そして、例えば、図7中の下方側の直線部5に対し、パッドT2とT7との間に電流を流し、このときのパッドT1とT3との間の電圧を求めることによって、当該直線部5の抵抗値を測定することができる。このように、4端子法を用いて測定することで、精度良く抵抗値を求めることができる。

【0033】このような抵抗値の実測方法により、個々のゲージ抵抗RA、RBについて、印加圧力を3点(P1、P2、P3)変化させ、各印加圧力における抵抗値(R1、R2、R3)を測定する。この測定により、図8に示す様な圧力と抵抗値との関係(以下、P-R関係という)が得られる。

【0034】図8に示すP-R関係から、ゲージ抵抗において圧力に対する抵抗値の変化が、理想直線(図中、一点鎖線にて図示)からずれており、非直線的であることがわかる。ここで、図8中の ΔR は $(R3 - R1)$ であり、上記第1の関係における抵抗値変化率 $\Delta R/R$ における ΔR に相当する。

【0035】また、 $\Delta \Delta R$ は、理想直線からのずれ度合を示すもので、この $\Delta \Delta R$ を ΔR で割ったものに100をかけた値 $100 \cdot \Delta \Delta R / \Delta R$ が、圧力に対する抵抗

値の非直線性誤差 NLR である。なお、 NLR の単位は、 $\%FS$ ($\%$ フルスケール) であるが、これは、 ΔR が圧力センサにおける圧力測定範囲のフルスケールにて変化する抵抗値の幅 ΔR であるためである。

【0036】そして、ゲージ位置 x を変えて、各ゲージ抵抗 RA 、 RB の抵抗値を実測することにより、種々の $P-R$ 関係が得られる。これら種々の $P-R$ 関係から得られる種々の $\Delta R/R$ と NLR の値をプロットすると、図9に示す様に、 $\Delta R/R-NLR$ 関係が得られる。ここまでが、第2の工程である。

【0037】次に、第1の工程で得られた $x-\Delta R/R$ 関係における抵抗値変化率 $\Delta R/R$ を、第2の工程で得られた $\Delta R/R-NLR$ 関係を用いて非直線性誤差 NLR に置き換えることにより、個々のゲージ抵抗 RA 、 RB におけるゲージ位置 x と非直線性誤差 NLR との関係（以下、 $x-NLR$ 関係という）を求め、複数のゲージ抵抗同士の非直線性誤差 NLR がほぼ一致する位置に複数のゲージ抵抗の位置を設定する（第3の工程）。

【0038】つまり、上記図9に示す $\Delta R/R-NLR$ 関係から、抵抗値変化率 $\Delta R/R$ を非直線性誤差 NLR の関数で表すことにより、上記図6における抵抗値変化率 $\Delta R/R$ を非直線性誤差 NLR の値に置き換える。すると、図10に示す様に、 $x-NLR$ 関係が得られる。そして、この図10において、ゲージ抵抗 RA （黒菱形マーク）とゲージ抵抗 RB （黒四角マーク）とで、非直線性誤差 NLR がほぼ一致するようなゲージ位置 x を求める。

【0039】例えば、図10からは、製造上のばらつき等の寸法公差を $\pm 5 \mu m$ 考慮すると、各ゲージ抵抗 RA 、 RB が設定されるゲージ位置 x は、 $-10 \mu m \pm 5 \mu m$ 、または、 $+16 \mu m \pm 5 \mu m$ となる。ここまでが第3の工程であり、この第3の工程によって得られた $x-NLR$ 関係は、上記図6に示す $x-\Delta R/R$ 関係において非直線性誤差 NLR を考慮した関係ということができる。

【0040】このように、本実施形態におけるゲージ抵抗の位置設定方法によれば、有限要素法解析によって、個々のゲージ抵抗 RA 、 RB におけるゲージ位置 x と抵抗値変化率 $\Delta R/R$ との関係を求める際に、圧力に対する抵抗値の非直線性誤差 NLR を加味することにより、個々のゲージ抵抗 RA 、 RB におけるゲージ位置 x と抵抗値変化率 $\Delta R/R$ との関係において、上記非直線性誤差 NLR が考慮された関係を得ることができる。

【0041】そして、得られた関係から、抵抗値変化の方向が異なるゲージ抵抗 RA 、 RB 同士の抵抗値変化率

がほぼ等しくなるような位置を求めることで、センサ特性の圧力非直線性 NLP を精度良く小さくすることの可能なゲージ位置 x を設定することができる。従って、本実施形態によれば、 NLP を小さくするための効率的な半導体圧力センサのゲージ抵抗の位置設定方法を提供することができる。

【0042】実際に、本実施形態の第1～第3の工程を実行することにより得られたゲージ位置 x に、各ゲージ抵抗 RA 、 RB を配置したところ、非直線性誤差 NLR を考慮しない上記図6に示す $x-\Delta R/R$ 関係から得られたゲージ位置 x に配置させた場合に比べて、 NLP を $-0.29\%FS$ から $-0.18\%FS$ に低減することができた。

【0043】なお、上記実施形態では、ダイヤフラム3の表面から受圧する表面受圧型の圧力センサであったが、例えば、台座6に凹部2と連通する圧力導入孔を形成し、この圧力導入孔からダイヤフラム3の裏面へ受圧させる裏面受圧型の圧力センサであっても、本発明は適用可能である。

【図面の簡単な説明】

【図1】本発明の実施形態に係る半導体圧力センサの概略断面図である。

【図2】図1中のA矢視図である。

【図3】個々のゲージ抵抗の平面形状拡大図である。

【図4】ゲージ抵抗の配線状態を示す結線図である。

【図5】ゲージ位置を定義する説明図である。

【図6】有限要素法により得られた個々のゲージ抵抗におけるゲージ位置 x と抵抗値変化率 $\Delta R/R$ との関係を示す図である。

【図7】ゲージ抵抗の抵抗値を測定するためのTEGの構成を示す図である。

【図8】実測により得られた圧力と抵抗値との関係を示し、抵抗値変化率 $\Delta R/R$ と圧力に対する抵抗値の非直線性誤差 NLR を説明するための図である。

【図9】実測により得られた抵抗値変化率 $\Delta R/R$ と圧力に対する抵抗値の非直線性誤差 NLR との関係を示す図である。

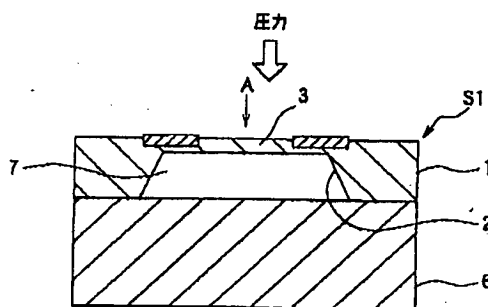
【図10】個々のゲージ抵抗におけるゲージ位置 x と非直線性誤差 NLR との関係を示す図である。

【図11】圧力センサにおける出力電圧特性の圧力に対する非直線性 NLP を示す図である。

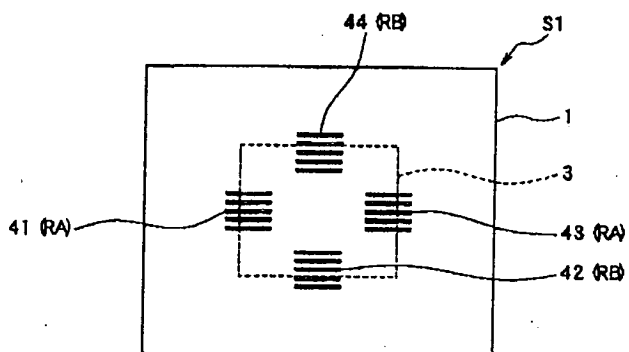
【符号の説明】

1…半導体基板、3…ダイヤフラム、41～44…ゲージ抵抗。

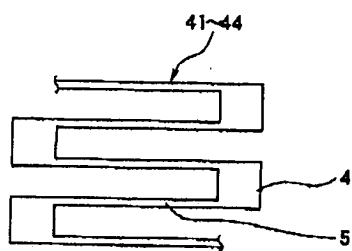
【図1】



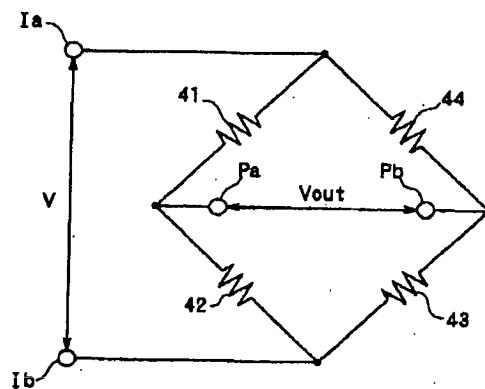
【図2】



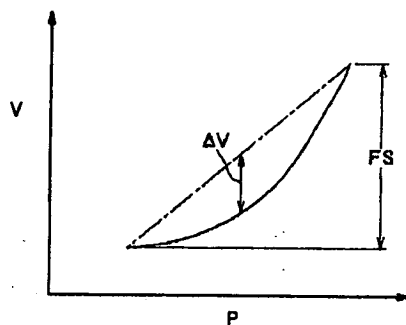
【図3】



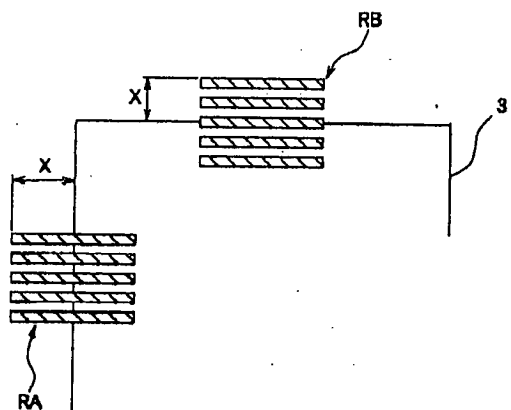
【図4】



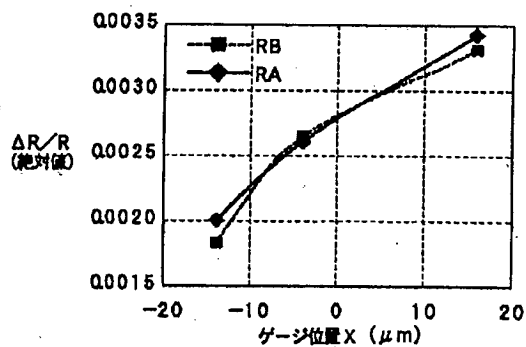
【図11】



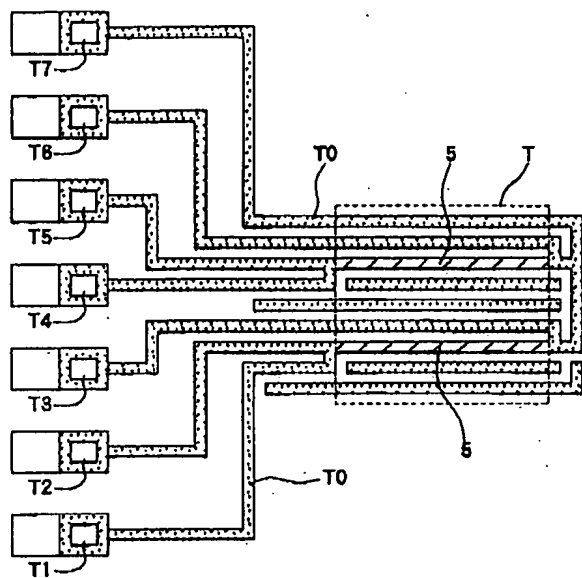
【図5】



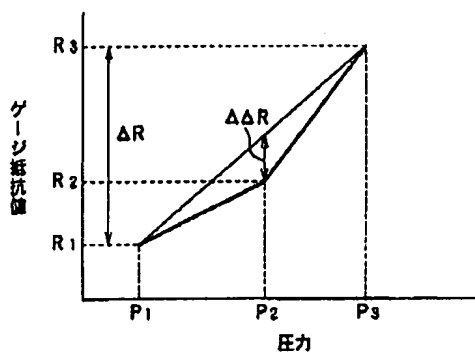
【図6】



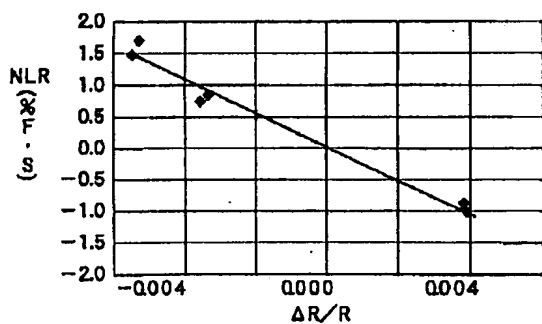
【図7】



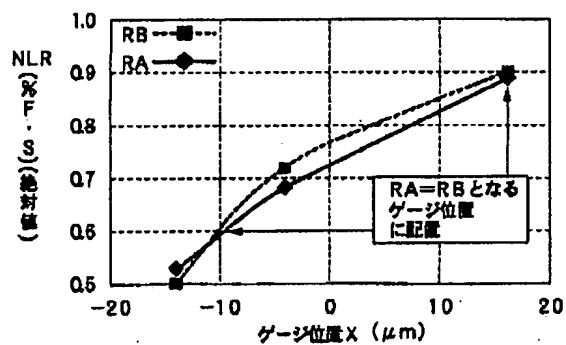
【図8】



【図9】



【図10】



THIS PAGE BLANK (USPTO)